

Practitioner's Docket No.: 008312-0305258
Client Reference No.: T2TT-02S1609-1

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: KOJI OSAFUNE

Confirmation No: UNASSIGNED

Application No.:

Group No.:

Filed: July 29, 2003

Examiner: UNKNOWN

For: METHOD AND APPARATUS FOR RECOVERING READ ERRORS IN A DISK DRIVE


Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

SUBMISSION OF PRIORITY DOCUMENT

Attached please find the certified copy of the foreign application from which priority is claimed for this case:

<u>Country</u>	<u>Application Number</u>	<u>Filing Date</u>
Japan	2002-248780	08/28/2002

Date: July 29, 2003
PILLSBURY WINTHROP LLP
P.O. Box 10500
McLean, VA 22102
Telephone: (703) 905-2000
Facsimile: (703) 905-2500
Customer Number: 00909


Glenn J. Perry
Registration No. 28458

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月28日

出 願 番 号

Application Number:

特願2002-248780

[ST.10/C]:

[JP2002-248780]

出 願 人

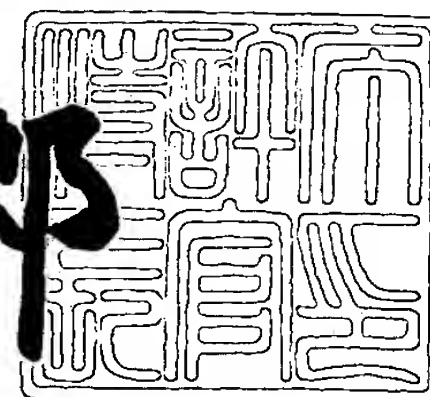
Applicant(s):

株式会社東芝

2003年 1月10日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2002-3104794

【書類名】 特許願

【整理番号】 A000203247

【提出日】 平成14年 8月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 5/00

【発明の名称】 ディスクドライブ及びデータ再生方法

【請求項の数】 20

【発明者】

【住所又は居所】 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

【氏名】 長船 貢治

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ディスクドライブ及びデータ再生方法

【特許請求の範囲】

【請求項 1】 ディスク媒体に記録されたデータ領域からデータを再生するデータ再生手段と、

前記データ再生手段の再生動作においてエラーが発生したときに、前記データ領域に含まれる PLL 同期データに存在する周波数ジッタ部に関係する再生パラメータを変更し、当該再生パラメータに基づいて前記データ再生手段にリトライ動作を実行させるリトライ制御手段と
を具備したことを特徴とするディスクドライブ。

【請求項 2】 前記データ再生手段は、データの再生動作に必要な PLL 回路を含み、

前記リトライ制御手段は、前記再生パラメータとして、前記 PLL 回路の動作パラメータである複数の PLL パラメータの中で、アクイジションモードでのタイミング、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを変更する手段を含むことを特徴とする請求項 1 に記載のディスクドライブ。

【請求項 3】 前記データ再生手段は、データの再生動作に必要な PLL 回路を含み、

前記リトライ制御手段は、前記 PLL 回路の動作パラメータである複数の PLL パラメータの中で、アクイジションモードでのタイミング及びゲインの各パラメータを変更する手段を含み、前記再生パラメータとして当該各パラメータの組み合わせを変更して、前記リトライ動作を実行させることを特徴とする請求項 1 に記載のディスクドライブ。

【請求項 4】 前記リトライ制御手段は、前記アクイジションモードでのゲインを、通常の設定値より低い値に設定することを特徴とする請求項 3 に記載のディスクドライブ。

【請求項 5】 前記データ再生手段は、データの再生動作に必要な PLL 回路を含み、

前記リトライ制御手段は、前記 PLL 回路の動作パラメータである複数の PLL

Lパラメータの中で、アクイジションモードでのタイミング、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを変更する手段を含み、

前記再生パラメータとして前記アクイジションモードでのタイミング及びゲインの各パラメータの組み合わせを変更してリトライ動作を実行させて、かつ、当該リトライ動作でも前記エラーの回復ができないときには、前記再生パラメータとして前記アクイジションモードでのタイミング及びゲインの各パラメータを通常の設定値に戻し、前記トラッキングモードでのゲインを変更してリトライ動作を実行させることを特徴とする請求項1に記載のディスクドライブ。

【請求項6】 前記データ再生手段は、データの再生動作に必要なPLL回路を含み、

前記リトライ制御手段は、前記PLL回路の動作パラメータである複数のPLLパラメータの中で、アクイジションモードでのタイミング、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを変更する手段を含み、

前記再生パラメータとして前記トラッキングモードでのゲインを変更して前記リトライ動作を実行させて、かつ、当該リトライ動作でも前記エラーの回復ができないときには、前記トラッキングモードでのゲインを通常の設定値に戻し、前記アクイジションモードでのタイミング及びゲインの各パラメータの組み合わせを変更してリトライ動作を実行させることを特徴とする請求項1に記載のディスクドライブ。

【請求項7】 前記リトライ制御手段は、前記アクイジションモードでのゲインを通常の設定値より低い値に設定し、前記トラッキングモードでのゲインを通常の設定値より高い値に設定することを特徴とする請求項2から請求項6のいずれか1項に記載のディスクドライブ。

【請求項8】 前記リトライ制御手段は、前記複数のPLLパラメータ以外の再生パラメータの変更に従って通常のリトライ動作を実行させて、

当該通常のリトライ動作でも前記エラーの回復ができないときには、前記複数のPLLパラメータのいずれかを変更した前記リトライ動作を実行させることを特徴とする請求項2に記載のディスクドライブ。

【請求項9】 前記リトライ制御手段は、前記複数のPLLパラメータのい

ずれかを変更した前記リトライ動作を実行させて、

当該リトライ動作でも前記エラーの回復ができないときには、前記複数のPLLパラメータ以外の再生パラメータの変更に従って通常のリトライ動作を実行させることを特徴とする請求項2に記載のディスクドライブ。

【請求項10】 データの再生動作に必要なPLL回路を含み、ディスク媒体に記録されたデータ領域からデータを再生するデータ再生手段と、

前記PLL回路の動作パラメータである複数のPLLパラメータの中で、アキュイジションモードでのタイミング、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを変更する手段と、

前記PLL回路の動作状態を検知する検知手段と、

前記データ再生手段の再生動作においてエラーが発生したときに、前記検知手段により検知された前記PLL回路の動作状態が正常でない場合に、前記複数のPLLパラメータの中でいずれかのパラメータを変更して、前記データ再生手段にリトライ動作を実行させるリトライ制御手段とを具備したことを特徴とするディスクドライブ。

【請求項11】 前記リトライ制御手段は、前記PLL回路の動作状態が正常である場合には、前記複数のPLLパラメータ以外の再生パラメータの変更に従って通常のリトライ動作を実行させることを特徴とする請求項10に記載のディスクドライブ。

【請求項12】 前記検知手段は、前記PLL回路の動作状態として、アキュイジションモード時の位相誤差または周波数誤差に関する情報、あるいはトラッキングモード時の位相誤差または周波数誤差に関する情報を取得する手段を含むことを特徴とする請求項10に記載のディスクドライブ。

【請求項13】 前記リトライ制御手段は、前記検知手段から取得された情報に基づいて、アキュイジションモード時またはトラッキングモード時の位相誤差または周波数誤差が許容範囲を超えるとときに、前記リトライ動作を実行させることを特徴とする請求項12に記載のディスクドライブ。

【請求項14】 ディスク媒体に記録されたデータ領域からデータを再生するデータ再生手段と、

前記データ再生手段の再生動作においてエラーが発生したときに、前記データ再生手段にリトライ動作を実行させるリトライ制御手段と、

前記リトライ動作によりエラー回復が成功したときに、前記再生動作時のリード対象である前記データ領域に対して既存の記録データと同一内容のデータを書込むライト動作を再実行するライト制御手段と
を具備したことを特徴とするディスクドライブ。

【請求項 1 5】 前記ライト制御手段によるライト動作の実行後に、当該データ領域から記録データを読み出して検査するベリファイ手段を更に有することを特徴とする請求項 1 4 に記載のディスクドライブ。

【請求項 1 6】 前記ベリファイ手段によりエラーが検知された場合には、当該データ領域を前記ディスク媒体上の代替領域に変更する手段を更に有することを特徴とする請求項 1 5 に記載のディスクドライブ。

【請求項 1 7】 ディスク媒体に記録されたデータ領域からデータを再生するディスクドライブに適用するリードチャネルであって、

データ再生動作に必要なリードクロックを生成する PLL 回路と、

前記 PLL 回路の動作パラメータである複数の PLL パラメータの中で、アキュイジションモードでのタイミング、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを外部から設定または変更するための手段と、

前記 PLL 回路の動作状態を示す情報であって、アキュイジションモード時の位相誤差または周波数誤差に関する情報あるいはトラッキングモード時の位相誤差または周波数誤差に関する情報のいずれかを外部に伝達するための手段と
を具備したことを特徴とするリードチャネル。

【請求項 1 8】 ディスク媒体に記録されたデータ領域からデータを再生するディスクドライブに適用するデータ再生方法であって、

前記データ再生手段の再生動作においてエラーが発生したときに、データの再生動作に必要な PLL 回路の動作パラメータ以外の再生パラメータを変更して、通常のリトライ動作を実行するステップと、

前記通常のリトライ動作ではエラー回復ができないときに、前記動作パラメータである複数の PLL パラメータの中で、アキュイジションモードでのタイミング

、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを変更して、リトライ動作を実行するステップと
を具備したことを特徴とするデータ再生方法。

【請求項 1 9】 ディスク媒体に記録されたデータ領域からデータを再生するディスクドライブに適用するデータ再生方法であって、

前記データ再生手段の再生動作においてエラーが発生したときに、データの再生動作に必要な PLL 回路の動作状態を検知するステップと、

前記検知ステップにより検知された前記動作状態が許容範囲を超えるときには

前記 PLL 回路の動作動作パラメータである複数の PLL パラメータの中でいずれかのパラメータを変更して、リトライ動作を実行するステップと、

前記複数の PLL パラメータ以外の再生パラメータの変更に従って通常のリトライ動作を実行するステップと

を具備したことを特徴とするデータ再生方法。

【請求項 2 0】 ディスク媒体に記録されたデータ領域からデータを再生するディスクドライブに適用するデータ再生方法であって、

前記データ再生手段の再生動作においてエラーが発生したときに、当該再生動作のリトライ動作を実行するステップと、

前記リトライ動作によりエラー回復が成功したときに、前記再生動作時のリード対象である前記データ領域に対して既存の記録データと同一内容のデータを書込むライト動作を再実行するステップと

を具備したことを特徴とするデータ再生方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、一般的にはディスクドライブの分野に関し、特に、リードリトライ動作によるエラー回復機能を含むデータ再生装置および方法に関する。

【 0 0 0 2 】

【従来の技術】

近年、ハードディスクドライブを代表とするディスクドライブの分野では、高記録密度化が推進されている。この高記録密度化のために、ディスクドライブにおける各種の技術的改善が要求されている。この技術的改善の一つとして、ヘッドの浮上量（浮上高：flying height）の低減化が含まれている。浮上量とは、概略的にはディスク（記録媒体）の表面からヘッド（実際のスライダのヘッド素子）までの距離（間隔）を意味している。

【 0 0 0 3 】

最近では、ヘッドの浮上量は 1 0 n m 程度の限界まで低下している。このため、ディスクドライブの使用環境である気圧や温度の変動、またはヘッド毎の構造的なばらつき等により、リード／ライト動作時に、ヘッドとディスクとが接触する頻度も高くなっている。

【 0 0 0 4 】

また、浮上量の低減化の限界を超える技術として、ヘッドとディスクとを接触させた状態（疑似接触状態を含む）で、リード／ライト動作を行なう接触方式のドライブが開発されている。この方式では、ヘッドとディスクとの動摩擦係数に関係して、ヘッドが円滑にディスクの表面上を摺動できることが要求される。ここで、ディスクの表面の平滑度が過度に高くなると、いわゆるスティック・スリップ（stick-slip）のような現象や、最悪時には吸着現象が発生することが多くなる。

【 0 0 0 5 】

そこで、ディスクの表面は、適度な平滑度になるように、換言すれば適度の粗さを有するように、意図的に突起が存在するように設計されている。突起の高さ、形状、密度は均一であるのが理想であるが、実際にはディスク上の場所により変動している。このため、動摩擦係数がディスク上の場所により変動し、ヘッドがディスク走行方向に引っ張られる力が変動する。これにより、ヘッドの周方向位置が微小に変動する。ヘッドの周方向位置が変化することは、ディスクとヘッドとの相対速度が変化することを意味し、記録された周波数が変動することになる。

【 0 0 0 6 】

周波数変動の現象としては、100 ns 程度の短時間だけのものと、100 kHz 程度で振動しながら数10 μs 程度の時間で継続する比較的長時間のものがあることが実験的に確認されている。前者は、ディスク上の突起がヘッド素子と接触している状態での現象であり、また、後者はスティック・スリップが発生している状態での現象であると推定される。

【0007】

【発明が解決しようとする課題】

ディスクドライブには、ディスク上に記録されたデータを再生する再生システム（具体的にはリード／ライトチャネル）が組み込まれている。この再生システムにより記録データを再生する再生動作（リード動作）時に、再生パラメータ（例えばPW50）が温度変化に応じて変動することがある。また、ドライブの外部から振動や衝撃が加わって、ディスク上のリード対象のトラックに対して、ヘッドの位置ずれが発生することがある。このような場合には、再生動作が実行されたときに、正常なデータが復号されないリードエラーが発生することが多い。

【0008】

一般的に、ディスクドライブは、再生動作時にリードエラーが発生すると、正常なデータを再生するためのエラー回復機能を有する。このエラー回復機能として、リードチャネルのパラメータ（例えばフィルタのブースト量）を変更したり、またヘッド位置を微小に変更して、再生動作を再実行するリトライ方法（リードリトライ）が採用されている。リトライ手法については、例えば特開2000-311347の公開公報（以下、先行技術文献）に開示されている。

【0009】

このようなリトライ手法を適用しても、前述の接触方式のディスクドライブでは、エラー回復ができない場合が確認されている。また、ヘッド浮上方式を採用している通常のディスクドライブにおいても、エラー回復ができない場合が確認されている。この場合のエラー要因を解析すると、前述のヘッドとディスクとの接触（特にディスク上の突起とヘッドとの接触）により、ディスク上に記録されたデータ領域に、周波数（記録データの周期）が変動している周波数ジッタ部が生じていることが推定される。

【 0 0 1 0 】

前記の先行技術文献には、例えばリードチャネルに組み込まれている PLL のパラメータであるゲインを変更してリトライを行なう方法が開示されている。しかしながら、このリトライ方法の場合でも、記録データの周波数変動を要因とするリードエラーを想定していないため、必ずしもエラー回復の有効な方法ではない。

【 0 0 1 1 】

そこで、本発明の目的は、ヘッドとディスクとの接触で発生した記録データの周波数変動部（周波数ジッタ部）を要因とするリードエラーを有効に回復できる機能を備えたディスクドライブを提供することにある。

【 0 0 1 2 】

【課題を解決するための手段】

本発明の観点は、ディスク上のデータ領域に含まれる PLL 同期データ部（PLL バイト部）中に存在する周波数ジッタ部（周波数変動領域）を要因として、データ再生動作時に発生するリードエラーを回復するためのリトライ方法を採用したディスクドライブを提供することにある。

【 0 0 1 3 】

本発明の観点に従ったディスクドライブは、ディスク媒体に記録されたデータ領域からデータを再生するデータ再生手段と、前記データ再生手段の再生動作においてエラーが発生したときに、前記データ領域に含まれる PLL 同期データ部に存在する周波数ジッタ部に関係する再生パラメータを変更し、当該再生パラメータに基づいて前記データ再生手段にリトライ動作を実行させるリトライ制御手段とを備えたものである。

【 0 0 1 4 】

再生パラメータの具体例としては、データ再生手段に含まれるリードチャネルの PLL 回路の動作パラメータである複数の PLL パラメータが含まれる。リトライ制御手段は、例えば当該各 PLL パラメータの中で、アクイジションモードでのタイミング、ゲイン、及びトラッキングモードでのゲインのいずれかのパラメータを変更して、リトライ動作を実行させる。

【 0 0 1 5 】

このような本発明の観点による構成は、ヘッドとディスクとの接触により、特にデータ領域へのライト動作時に、PLL同期データ中に周波数ジッタ部が発生しやすい接触方式のディスクドライブに適用することが有効である。また、ヘッド浮上方式を採用している通常のディスクドライブの場合でも、ヘッドとディスクとの接触が発生することがある。従って、当該周波数ジッタ部を要因とするエラーの回復には、本発明の観点によるリトライ方法が有効である。

【 0 0 1 6 】

【発明の実施の形態】

以下図面を参照して、本発明の実施形態を説明する。

【 0 0 1 7 】

図1は、本実施形態に関するリード／ライトチャネルの要部を示すブロック図である。図2は、本実施形態に関するディスクドライブの要部を示すブロック図である。

【 0 0 1 8 】

(ディスクドライブの構成)

本ディスクドライブ20は、図2に示すように、ディスク媒体（以下、単にディスク）1、およびディスク1に対してデータのリード／ライトを行なう磁気ヘッド（以下、単にヘッド）2を備えている。ディスク1は、スピンドルモータ（SPM）3に固定されて、高速回転される。ディスク1上には、データを記録する領域として多数のトラック200が構成されている。ここで、本ドライブ20は、ディスク1とヘッド2とが接触する方式のドライブ、または浮上しているヘッド2とディスク1とが接触しやすい通常のドライブを想定する。

【 0 0 1 9 】

ヘッド2は、リード動作を実行するためのリードヘッド素子と、ライト動作を実行するライトヘッド素子とがスライダ上に実装された構造である。ヘッド2は、ボイスコイルモータ（VCM）5により駆動されるアクチュエータ4に搭載されている。アクチュエータ4は、CPU13の制御によりヘッド2を、ディスク1上の目標位置（リード／ライト対象のトラック）まで移動させる。

【 0 0 2 0 】

VCM5は、モータドライバIC6に含まれるVCMドライバ60により駆動電流が供給される。モータドライバIC6は、VCMドライバ60と共に、SPM3を駆動するためのSPMドライバ61を含む。CPU10は、モータドライバIC6を介して、SPM3及びVCM5を制御する。

【 0 0 2 1 】

このようなヘッド／ディスク・アセンブリ以外に、本ドライブ20は、リード／ライトチャネル10と、プリアンプ回路11と、ディスクコントローラ（HDC）12と、CPU13と、メモリ14とを有する回路系を備えている。

【 0 0 2 2 】

プリアンプ回路11は、リードヘッド素子から出力されるリード信号を増幅するリードアンプ及びライトアンプを有する。ライトアンプは、R／Wチャネル10から出力されるライトデータ信号をライト電流信号に変換して、ライトヘッド素子に送出する。

【 0 0 2 3 】

CPU13は、ドライブのメイン制御装置であり、サーボ制御（ヘッド位置決め制御）、およびリトライ動作を含むリード／ライト動作の制御を実行する。メモリ11は、RAM以外に、不揮発性メモリであるフラッシュメモリ（EEPROM）及びROMなどを含む。メモリ11に含まれるフラッシュメモリには、本実施形態のリトライ動作で使用するパラメータテーブル140が格納されている（図10を参照）。

【 0 0 2 4 】

HDC12は、ドライブ20とホストシステム30（例えばパーソナルコンピュータやデジタル機器）とのホストインターフェース機能を有する。また、HDC12は、リード／ライトチャネル10との間でリード／ライトデータの転送を制御するディスクインターフェース機能を有する。

【 0 0 2 5 】

（リードチャネルの構成）

R／Wチャネル10は、リード／ライトデータ信号を処理する信号処理用IC

であり、一般的には P R M L (partial response maximum likelihood) 式データチャンネルである。図 1 は、R/W チャンネル 1 0 に含まれるリードチャンネルの要部と、その周辺要素との関連を示す。

【 0 0 2 6 】

リードチャンネルは、A G C (automatic gain control) 機能を備えた可変ゲインアンプ (V G A : variable gain amplifier) 1 0 0 と、ローパスフィルタ (L P F) 1 0 1 と、A/D コンバータ 1 0 2 と、デジタル式イコライザ 1 0 3 と、デコーダ 1 0 4 と、P L L (phase-locked loop) 回路 1 0 5 とを有する。

【 0 0 2 7 】

V G A 1 0 0 は、プリアンプ回路 1 1 から入力されたリード信号の信号振幅を一定に維持するための振幅調整回路である。プリアンプ回路 1 1 は、ヘッド 2 のリードヘッド素子によりディスク 1 上から読出されたリード信号を増幅して、リード/ライトチャンネル 1 0 に送出する。L P F 1 0 1 は、V G A 1 0 0 から出力されるリード信号からノイズを除去するためのフィルタである。

【 0 0 2 8 】

A/D コンバータ 1 0 2 は、L P F 1 0 1 から出力されたアナログのリード信号をデジタル信号に変換する。イコライザ 1 0 3 は、通常ではトランスバーサル・フィルタ (transversal filter) を含み、リード信号波形 (デジタル信号波形) を所定の信号波形に等化する。デコーダ 1 0 4 は、P R M L 式のデータ復号化回路であり、リード信号から記録データを再生して H D C 1 2 に出力する。

【 0 0 2 9 】

P L L 回路 1 0 5 は、データ再生動作時に、A/D コンバータ 1 0 2 の動作に必要なリードクロック C L を供給する。P L L 回路 1 0 5 は、位相比較器と、L P F (low-pass filter) と、V C O (voltage-controlled oscillator) とを含み、一種のフィードバックシステムを構成している。

【 0 0 3 0 】

P L L 回路 1 0 5 は、イコライザ 1 0 3 から出力されるリード信号 (デジタル信号) を入力信号とし、V C O の発振周波数を、当該入力信号 (変調信号) と一定の位相関係を保持するように制御する。要するに、P L L 回路 1 0 5 は、リ

ード信号（変調された記録データ）の周波数及び位相に合わせたリードクロック CL を A/D コンバータ 1 0 2 に供給する。

【 0 0 3 1 】

PLL 回路 1 0 5 は、PLL 制御回路 1 0 6 により、複数の PLL パラメータが設定される。PLL パラメータは、リードゲート RG に応じたアクイジションモード (acquisition mode) でのタイミングとゲイン、およびトラッキングモード (tracking mode) でのゲインを含む。CPU 1 4 は、メモリ 1 4 に保存されているパラメータテーブル 1 4 0 を参照し、PLL 制御回路 1 0 6 を介して、各 PLL パラメータの設定又は変更を実行する。

【 0 0 3 2 】

PLL 制御回路 1 0 6 は、各 PLL パラメータの設定又は変更を実現するためのタイミング調整回路 1 0 6 A およびゲイン調整回路 1 0 6 B を含む。タイミング調整回路 1 0 6 A は、CPU 1 4 により設定されるアクイジションモードでのタイミングや、リードゲート RG に応じたタイミングを調整する。また、ゲイン調整回路 1 0 6 B は、CPU 1 4 により設定されるアクイジションモードまたはトラッキングモードでのゲインを調整する。ここで、リードゲート RG は、HDC 1 2 から出力されるタイミング信号であり、再生動作（リード動作）のタイミングを設定する。

【 0 0 3 3 】

さらに、PLL 制御回路 1 0 6 は、PLL 回路 1 0 5 の動作状態を検知して、当該検知結果である情報を保持し、CPU 1 3 に伝達する機能を有する。当該情報としては、アクイジションモード時の位相誤差または周波数誤差に関する情報を含む。また、トラッキングモード時の位相誤差または周波数誤差に関する情報を含む。

【 0 0 3 4 】

（データ再生動作および PLL 動作）

以下、主として図 3 から図 5、および図 9 を参照して、ディスクドライブでのデータ再生動作（リード動作）と PLL 回路 1 0 5 の基本的動作を説明する。

【 0 0 3 5 】

図9のフローチャートに示すように、CPU13は、リトライ動作のリトライ回数(RN)を制御するためのカウンタの初期化処理を実行する(ステップS1)。次に、CPU13は、ホストシステム30からリードコマンドの発行に応じて、リード動作を実行する(ステップS2)。リード動作では、CPU13は、ヘッド2をディスク1上のリード対象トラック(例えばトラック200)まで移動させて、リードヘッド素子による読出し動作を実行させる。即ち、CPU13は、PLL制御回路106を介してPLL回路105を制御し、リードチャネルの動作を開始させる。このとき、HDC12は、リード動作のスタートタイミングを指示するリードゲートRGをリードチャネルに供給する。

【0036】

ここで、ディスク1上のトラック200は、複数のデータセクタ(データ領域)に分割されている。各データセクタは、図3(A)に示すように、PLL同期データ(PLLバイト)領域300と、シンクバイト(Sync Byte)領域301と、ユーザデータ領域302を含む。PLLバイト領域300には、一定の周波数(例えば2Tパターン:Tは1ビットの時間を意味する)の同期データが記録されている。シンクバイト領域301には、ユーザデータ領域302の起点を判別するためデータが記録されている。ユーザデータ領域302には、ホストシステム30から転送されたユーザデータ(ライトデータ)が記録される。

【0037】

ディスク1上のデータセクタからデータを読出すリード動作は、図3(B)に示すように、リードゲートRGがPLL同期バイト300内でアクティブになるとスタートする。リードチャネルでは、PLL回路105は、ディスク1から読出されたリード信号から記録データを再生するために必要なリードクロックCLを生成して、A/Dコンバータ102に供給する。

【0038】

ここで、PLL回路105の動作モードは、前述したように、通常では、2種類のアクイジションモード(AM)と、トラッキングモード(TM)とに大別される。PLL回路105は、リードゲートRGのアクティブに応じて、アクイジションモード(AM)になり、高速で周波数、位相をリードデータ(イコライザ

1 0 3 の出力データ) に追従させる。この AM 時には、P L L 回路 1 0 5 には、P L L バイト領域 3 0 0 からの一定周波数のデータがリードデータとして入力される。

【 0 0 3 9 】

特に支障がなければ、P L L 回路 1 0 5 は、図 3 (C) に示す AM の期間内でリードデータに対する V C O の位相誤差および周波数誤差が許容値以下まで抑制できる。P L L 回路 1 0 5 は、AM の期間が終了すると、図 3 (D) に示すトラッキングモード (T M) に移行する。P L L 回路 1 0 5 は、当該 T M 期間では、スピンドルモータ 3 の回転速度の変動に追従するが、ノイズ等の影響で誤動作しないように、通常では、相対的にゲインが下げられる。即ち、トラッキングモード (T M) は、相対的に低速で周波数および位相を追従させる P L L 動作モードである。

【 0 0 4 0 】

以上のようなリード動作において、正常な記録データが再生されると、C P U 1 3 は正常終了にする (ステップ S 3 の N O) 。一方、H D C 1 2 において、リードエラーが発生したことが判定されると、C P U 1 3 は、エラー回復のためにリトライ動作 (リードリトライ) を開始する (ステップ S 3 の Y E S, S 4) 。

【 0 0 4 1 】

ここで、C P U 1 3 は、リトライ回数 (R N) には上限値 (M A X : 例えば 2 5 6 回) があるため、リトライ回数を制限している (ステップ S 5) 。即ち、C P U 1 3 は、リトライ回数が上限値を超えても、エラー回復ができない場合にはエラー終了にする (ステップ S 5 の Y E S) 。一般的には、C P U 1 3 はエラー終了処理として、H D C 1 2 を介してホストシステム 3 0 に対して、リードエラーが発生していることを通知する処理を含む。

【 0 0 4 2 】

(第 1 のリトライ方法)

ここでは、ライト動作時に、ヘッド 2 とディスク 1 の突起との接触 (衝突) を要因として、図 4 (A) に示すように、短周期の周波数変動の記録部 (周波数ジッタ部と表記する) 3 0 0 A が、P L L 同期バイト領域 3 0 0 内で発生している

場合を想定する。

【 0 0 4 3 】

リード動作では、前述したように、PLL回路105は、図4（B）に示すように、アキュジションモード（AM）の有効期間（AT）ではゲインが相対的に高く、高速でリードデータ信号に追従する。このとき、周波数ジッタ部300Aが当該有効期間（AT）の間である場合には、PLL回路105は、アキュジションモードの終了までに、周波数が正常状態に復帰する可能性が高い。即ち、図4（C）に示すように、AM時での周波数の誤差が許容範囲を超える期間は、有効期間（AT）の間期間のみである。

【 0 0 4 4 】

一方、図5（A），（B）に示すように、周波数ジッタ部300Aが当該有効期間（AT）の終了近傍に存在すると、PLL回路105は、図5（C）に示すように、周波数の誤差が許容範囲を超える期間が長くなる。即ち、アキュジションモードの終了までに周波数が正常状態に復帰せずに、トラッキングモードに移行する可能性が高くなる。トラッキングモードでは、相対的にPLLのゲインが低いため、ずれた周波数が正常の周波数に復帰するのには時間がかかる。このため、シンクバイト領域301またはユーザデータ領域302から正常にデータを読出すことができず、リードエラーが発生する可能性が高くなる。

【 0 0 4 5 】

そこで、CPU13は、リトライ動作時に、図6（A），（B）に示すように、アキュジションモードの有効期間（AT）を延長（符号600）するようにPLLパラメータを変更する。具体的には、CPU13は、PLL制御回路106のタイミング調整回路106Aのタイミングを変更する。

【 0 0 4 6 】

このようなリトライ方法であれば、周波数ジッタ部300Aが相対的に有効期間（AT）の間になるため、PLL回路105は、アキュジションモードの終了までに、周波数が正常状態に復帰する可能性が高くなる。即ち、図6（C）に示すように、AM時での周波数の誤差が許容範囲を超える期間は、短期間となる。従って、リトライ動作により、データを正常に再生して、リード動作でのエラ

一回復を実現できる。

【 0 0 4 7 】

(第 2 のリトライ方法)

図 7 は、本実施形態での第 2 のリトライ方法に関するタイミングチャートである。

【 0 0 4 8 】

本リトライ方法では、CPU 1 3 は、リトライ動作時に、図 7 (A) , (B) に示すように、当該 AM の開始タイミングを通常時より遅らせるように PLL パラメータを変更する (図 7 (B) の符号 7 0 0) 。ここで、アクイジションモード (AM) の有効期間 (AT) は通常動作時と同一である。

【 0 0 4 9 】

AM の有効期間 (AT) は同一であるため、当該 AM の終了タイミングも、開始タイミングに従って遅れることになる (図 7 (B) の符号 7 0 1) 。これにより、結果として、図 6 (B) で示す場合と同様に、周波数ジッタ部 3 0 0 A が相対的に有効期間 (AT) の中間になるため、図 7 (C) に示すように、AM 時での周波数の誤差が許容範囲を超える期間は、短期間となる。このため、PLL 回路 1 0 5 は、アクイジションモードの終了までに、周波数が正常状態に復帰する可能性が高くなる。従って、リトライ動作により、データを正常に再生して、リード動作でのエラー回復を実現できる。

【 0 0 5 0 】

なお、CPU 1 3 は、当該 AM の開始タイミングを通常時より遅らせる方法として、HDC 1 2 に対してリードゲート RG の発行タイミングを遅らせる。また、PLL 制御回路 1 0 6 が、リードゲート RG を入力とするディレイ (delay) 回路を有することを想定する。CPU 1 3 は、当該ディレイ回路のディレイ時間を制御することにより、当該 AM の開始タイミングを通常時より遅らせることが可能である。

【 0 0 5 1 】

また、周波数ジッタ部 3 0 0 A が、例えばシンクバイト領域 3 0 1 の直前の位置に存在するような場合には、CPU 1 3 は、前記とは逆に、AM の開始タイミ

ングを通常時より早くさせるように制御する。これにより、PLL回路105は、周波数ジッタ部300Aを含むPLL同期バイトの後半部では、トラッキングモードで動作する。トラッキングモードでは、PLL回路105は追従速度が遅いため、PLLの周波数が大きくずれることはないため、リードチャネルはデータを正常に再生できる可能性がある。

【0052】

(第3のリトライ方法)

図8は、本実施形態の第3のリトライ方法に関するタイミングチャートである。

【0053】

本リトライ方法では、図8(A)，(B)に示すように、アキュイジションモード(AM)の開始及び終了の各タイミング、及び有効期間(AT)は通常動作時と同一である。CPU13は、リトライ動作時に、PLLパラメータとして、アキュイジションモード(AM)時のPLLのゲインを低下させるように変更する。

【0054】

このようなリトライ方法であれば、PLL回路105は、アキュイジションモード(AM)の有効期間(AT)において、相対的にリードデータ信号に追従する速度が低速となる。従って、PLL回路105は、周波数ジッタ部300Aの影響による周波数の誤差が相対的に低減する(図8(C)を参照)。これにより、リトライ動作により、データを正常に再生して、リード動作でのエラー回復を実現できる。

【0055】

(第4のリトライ方法)

以上のようなリトライ方法により、PLL同期データ領域300に存在する周波数ジッタ部300Aの影響による相対的に短周期の周波数変動に対処することができる。

【0056】

次に、PLL同期データ領域300だけでなく、ユーザデータ領域302に記録されたユーザデータの周波数も変動している場合を想定する。この場合には、

相対的に長周期の周波数変動が発生し、前述の各リトライ方法では、リードエラーの回復は不可能である。そこで、第4のリトライ方法を、図9のフローチャート及び図10を参照して説明する。

【0057】

図9のステップS5に示すように、CPU13は、リトライ回数が上限値を超えていない場合には、リトライを実行する場合に、パラメータテーブル140を参照する。即ち、CPU13は、リトライパラメータを読み出して、PLL回路105のPLLパラメータを変更して、リード動作を再実行させる（ステップS6，S7）。

【0058】

パラメータテーブル140は、例えば図10に示すように、リトライパラメータとして、PLL回路105のPLLパラメータが設定されている。リトライパラメータとしては、アキュジションモード（AM）での開始タイミング（T1～T3）、当該AM時のPLLゲイン（Ga1～Ga3）、およびトラッキングモード（TM）時のPLLゲイン（Gt1～Gt3）が設定されている。

【0059】

なお、CPU13は、リードチャネルの再生動作に必要な再生パラメータとして、通常のリトライパラメータを変更して、通常のリトライも実行する。当該通常のリトライパラメータとしては、図示しないが、例えばLPF101のブースト量や、ヘッド2の位置オフセット量などが含まれる。

【0060】

ここで、本実施形態では、CPU13は、リトライ回数が128回目までは通常のリトライパラメータを変更する通常のリトライ動作を実行する。この通常リトライ動作時には、各PLLパラメータは、初期設定値（T1，Ga1，Gt1）が維持されている。

【0061】

リトライ回数が129回目から、CPU13は、図10に示すように、パラメータテーブル140を参照して、PLL制御回路106を介してPLL回路105のPLLパラメータを変更させて、リトライ動作を実行する（ステップS7）

【 0 0 6 2 】

ここで、CPU 1 3 は、AM時の開始タイミングとして、初期設定値 (T 1) より遅い開始タイミング (T 2)、さらに T 2 より遅い開始タイミング (T 3) を使用して、PLLパラメータを変更する。また、AM時のPLLゲインとして、初期設定値 (G a 1) より低いゲイン (G a 2)、さらに G a 2 より低いゲイン (G a 3) を使用して、PLLパラメータを変更する。さらに、TM時のPLLゲインとして、初期設定値 (G t 1) より高いゲイン (G t 2)、さらに G t 2 より高いゲイン (G t 3) を使用して、PLLパラメータを変更する。

【 0 0 6 3 】

具体例としては、CPU 1 3 は、リトライ回数が 1 2 9 回目から 1 3 2 回目では、AM時の開始タイミングとしては初期設定値 (T 1) を使用し、AM時のPLLゲインとしては初期設定値 (G a 1) より、1 段階だけ低いゲイン (G a 2) を使用する。また、リトライ回数が 1 3 7 回目から 1 4 0 回目では、CPU 1 3 は、AM時の開始タイミングとしては初期設定値 (T 1) より 1 段階だけ遅いタイミング (T 2) を使用する。このとき、CPU 1 3 は、AM時のPLLゲインとしては、初期設定値 (G a 1) を使用する。さらに、CPU 1 3 は、リトライ回数が 1 9 3 回目からは、TM時のPLLゲインとして、初期設定値 (G t 1) より高いゲイン (G t 2, G t 3) を使用して、PLLパラメータを変更する。

【 0 0 6 4 】

以上のように本リトライ方法では、通常のリトライ動作 (1 2 8 回目まで) の後に、PLLパラメータを変更するリトライ動作を実行する。従って、相対的に長周期の周波数変動の発生要因とするリードエラーの回復を実現することが可能となる。特に、PLLパラメータの中で、トラッキングモード (TM) 時のPLLゲインを通常の設定値 (G t 1) より高く設定することにより、TM時での追従速度を通常時より高速にできる。従って、データセクタに記録された周波数ジッタ部にも高速に追従し、PLLの周波数誤差を小さくできるため、結果として、エラー回復の可能なリトライ動作を実行できる確率が高くなる。

【 0 0 6 5 】

なお、本リトライ方法は、通常のリトライ動作の実行後に、PLLパラメータを変更するリトライ動作を実行している。しかし、ディスク1とヘッド2との接触固有の要因により、データセクタに記録された周波数変動部（周波数ジッタ部300A）によるエラー発生の頻度が高い場合には、かならずしも適切ではない。このような場合には、通常のリトライ動作ではエラー回復が不可能であるため、通常のリトライ動作を実行した後に、本リトライ動作を実行すると、エラー回復までのリトライ回数が増大し、リード動作の効率が低下することになる。

【 0 0 6 6 】

そこで、特に接触方式のディスクドライブでは、通常のリトライ動作に先行して、PLLパラメータを変更する本リトライ動作を実行する方法が望ましい。

【 0 0 6 7 】

（第5のリトライ方法）

図11は、本実施形態の第5のリトライ方法を説明するためのフローチャートである。

【 0 0 6 8 】

本リトライ方法は、リードエラー発生時に、CPU13は、PLL回路105の状態に基づいて、通常のリトライ動作と本リトライ動作の順序を決定する手順を含む。以下、図11のフローチャートを参照して、本リトライ方法を説明する。

【 0 0 6 9 】

CPU13は、リード動作において、正常な記録データが再生されると、正常終了にする（ステップS11，S12のNO）。一方、HDC12において、リードエラーが発生したことが判定されると、CPU13は、エラー回復のためにリトライ動作を実行する（ステップS12のYES，S16，S17，S18）。

【 0 0 7 0 】

ここで、CPU13は、リトライ動作を開始する前に、PLL制御回路106を介してPLL回路105の動作状態を読出して、リトライ動作におけるリトラ

イパラメータの内容を判定する（ステップ S 1 3）。

【 0 0 7 1 】

具体的には、CPU 1 3 は、PLL 回路 1 0 5 のアクイジションモード（AM）時の PLL 誤差（周波数及び位相の誤差）に関する情報を取得し、当該 PLL 誤差が許容範囲内であるか否かを判定する（ステップ S 1 4）。CPU 1 3 は、当該 PLL 誤差が許容範囲を超える場合には、PLL パラメータの中で、AM 時の開始タイミング及び PLL ゲインを変更して、リトライ動作を実行する（ステップ S 1 4 の YES, S 1 7）。

【 0 0 7 2 】

ここで、本実施形態では、前述したように、PLL 制御回路 1 0 6 は、PLL 回路 1 0 5 の動作状態を検知して、当該検知結果である情報を保持し、CPU 1 3 に伝達する機能を有する。当該情報としては、アクイジションモード時の位相誤差または周波数誤差に関する情報を含む。また、トラッキングモード時の位相誤差または周波数誤差に関する情報を含む。

【 0 0 7 3 】

さらに、CPU 1 3 は、PLL 回路 1 0 5 のトラッキングモード（TM）時の PLL 誤差（周波数及び位相の誤差）に関する情報を取得し、当該 PLL 誤差が許容範囲内であるか否かを判定する（ステップ S 1 5）。CPU 1 3 は、当該 PLL 誤差が許容範囲を超える場合には、PLL パラメータの中で、TM 時の PLL ゲインを変更して、リトライ動作を実行する（ステップ S 1 5 の YES, S 1 8）。

【 0 0 7 4 】

一方、CPU 1 3 は、PLL 回路 1 0 5 での異常が発生していない場合には、通常のリトライ動作を実行する（ステップ S 1 4 の NO, S 1 5 の NO）。即ち、CPU 1 3 は、リトライパラメータとして、PLL パラメータ以外の再生パラメータを変更する通常のリトライ動作を実行する（ステップ S 1 6）。

【 0 0 7 5 】

以上のリトライ方法であれば、CPU 1 3 は、リトライ動作を実行する前に、ある程度のリードエラー発生要因を判定することにより、エラー回復として最適

なりトライ動作を優先的に実行することが可能となる。即ち、PLL関係のエラー要因（周波数ジッタ部300Aの存在など）とは無関係であれば、通常のトライ動作を優先的に先行して実行する。また、PLL関係のエラー要因であると推定できる場合には、PLLパラメータを変更する本トライ動作を優先的に先行して実行する。従って、リードエラー発生要因に関係するトライ動作を、優先的に先行して実行する可能性が高くなるため、結果として、トライの成功によりエラー回復させるまでのエラー回復時間の短縮化を実現できる。

【0076】

（他の実施形態）

図12は、他の実施形態に関するトライ方法を説明するためのフローチャートである。

【0077】

本実施形態は、前述の周波数ジッタ部300Aなどの周波数変動の記録部が、ディスク1上の突起のある場所で必ず発生するのではなく、書き直すことにより正常な記録状態になる確率が高くなることに着目したものである。以下、図12のフローチャートを参照して、本実施形態に関するトライ動作を説明する。

【0078】

CPU13は、リード動作において、正常な記録データが再生されると、正常終了にする（ステップS21、S22のNO）。一方、HDC12において、リードエラーが発生したことが判定されると、CPU13は、エラー回復のためにトライ動作を実行する（ステップS22のYES、S23）。

【0079】

ここで、CPU13は、リードエラーが回復しない場合には、所定のトライ回数だけトライ動作を繰り返す（ステップS24のYES、S25）。一方、トライ動作が成功したとき（リードエラーが回復したとき）に、CPU13は、当該リード対象であるデータセクタでの記録データ（PLL同期データなども含む）を書き直すためのライト動作を再実行する（ステップS24のNO、S26）。

【0080】

更に、CPU 1 3 は、当該ライト動作により記録したデータをリードして検査するベリファイ (v e r i f y) 動作を実行し、正常状態が確認されると正常終了にする (ステップ S 2 7 , S 2 8 の N O) 。

【 0 0 8 1 】

ここで、ベリファイ動作によりエラーが発生すると、CPU 1 3 は、リード対象のデータセクタを代替セクタに変更するためのリアサイン処理 (代替処理) を実行する (ステップ S 2 9) 。

【 0 0 8 2 】

以上のように本リトライ方法は、リトライにより成功した場合には、当該データセクタに対して記録データの書き直し処理を実行する。これにより、ディスク 1 とヘッド 2 との接触を要因とする周波数変動の記録部 (周波数ジッタ部 3 0 0 A など) を解消することが可能となる。従って、以後のリード動作では、リードエラーの発生を防止し、リトライ動作を省略できる可能性を高くできる。

【 0 0 8 3 】

また、リトライ無しではエラー回復が困難である場合のみ、リアサイン処理を実行するため、結果として、リアサイン処理で必要な代替エリアの使用量を削減することが可能となる。ここで、リトライ動作には、ベリファイ動作でのリード動作を含む。

【 0 0 8 4 】

【 発明の効果 】

以上詳述したように本発明によれば、ヘッドとディスクとの接触で発生した記録データの周波数変動の記録部を要因とするリードエラーを有効に回復できる機能を備えたディスクドライブを提供することができる。

【 図面の簡単な説明 】

【 図 1 】

本発明の実施形態に関するリード／ライトチャネルの要部を示すブロック図。

【 図 2 】

本実施形態に関するディスクドライブの要部を示すブロック図。

【 図 3 】

本実施形態に関するPLL回路の基本的動作を説明するためのタイミングチャート。

【図 4】

本実施形態でのリードエラーの発生要因を説明するための図。

【図 5】

本実施形態でのリードエラーの発生要因を説明するための図。

【図 6】

本実施形態に関する第1のリトライ方法を説明するためのタイミングチャート。

【図 7】

本実施形態の第2のリトライ方法を説明するためのタイミングチャート。

【図 8】

本実施形態の第3のリトライ方法を説明するためのタイミングチャート。

【図 9】

本実施形態の第4のリトライ方法を説明するためのフローチャート。

【図 10】

本実施形態に関するパラメータテーブルの一例を示す図。

【図 11】

本実施形態の第5のリトライ方法を説明するためのフローチャート。

【図 12】

本発明の他の実施形態に関するフローチャート。

【符号の説明】

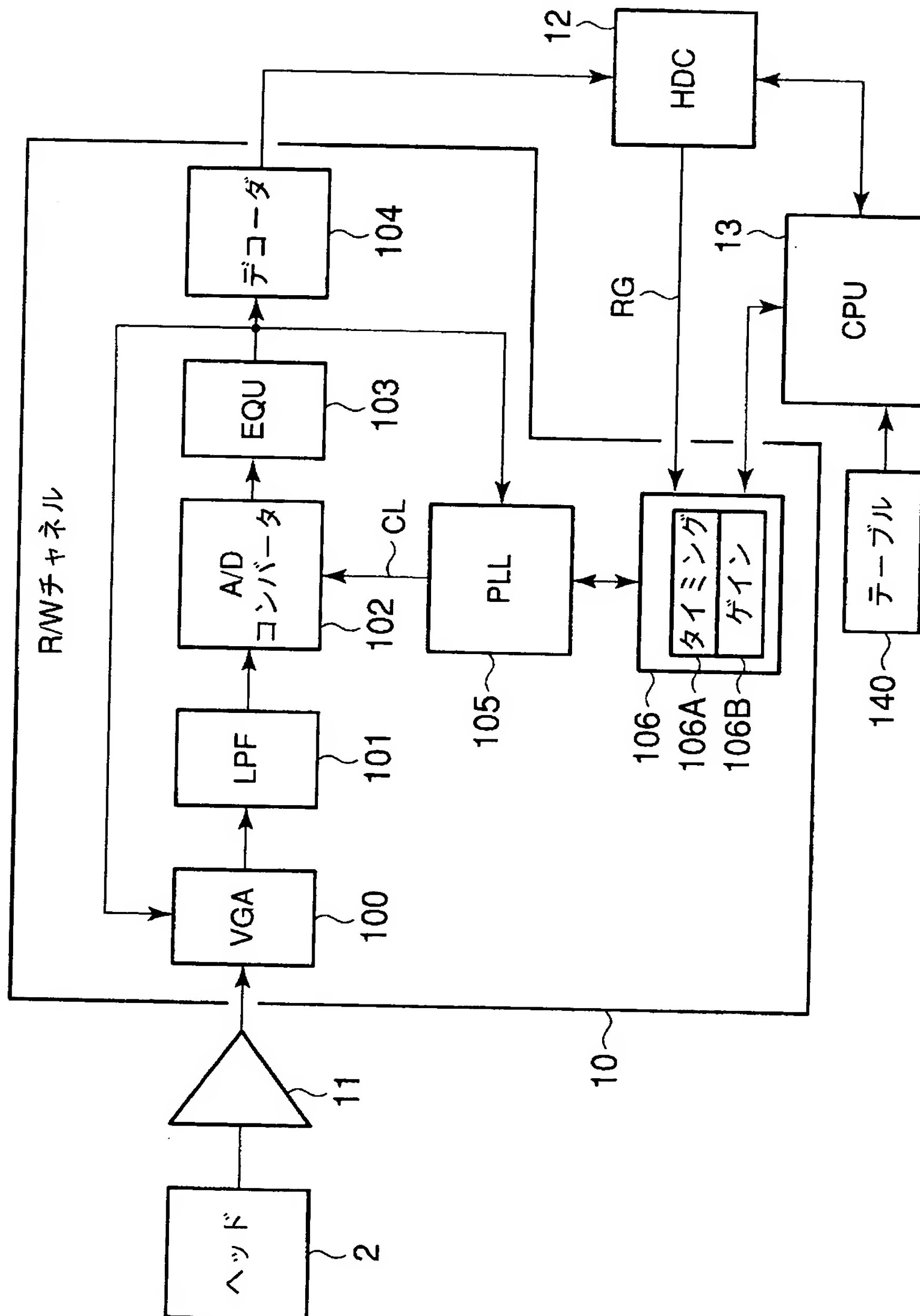
- 1 … ディスク
- 2 … ヘッド
- 3 … スピンドルモータ (SPM)
- 4 … アクチュエータ
- 5 … ボイスコイルモータ (VCM)
- 6 … モータドライバIC
- 10 … リード／ライトチャネル

- 1 1 … プリアンプ回路
- 1 2 … ディスクコントローラ (HDC)
- 1 3 … CPU
- 1 4 … メモリ
- 2 0 … ディスクドライブ
- 3 0 … ホストシステム
- 1 0 0 … VGA
- 1 0 1 … LPF
- 1 0 2 … A/Dコンバータ
- 1 0 3 … デジタル式イコライザ
- 1 0 4 … デコーダ
- 1 0 5 … PLL回路
- 1 0 6 … PLL制御回路
- 1 0 6 A … タイミング調整回路
- 1 0 6 B … ゲイン調整回路
- 1 4 0 … パラメータテーブル

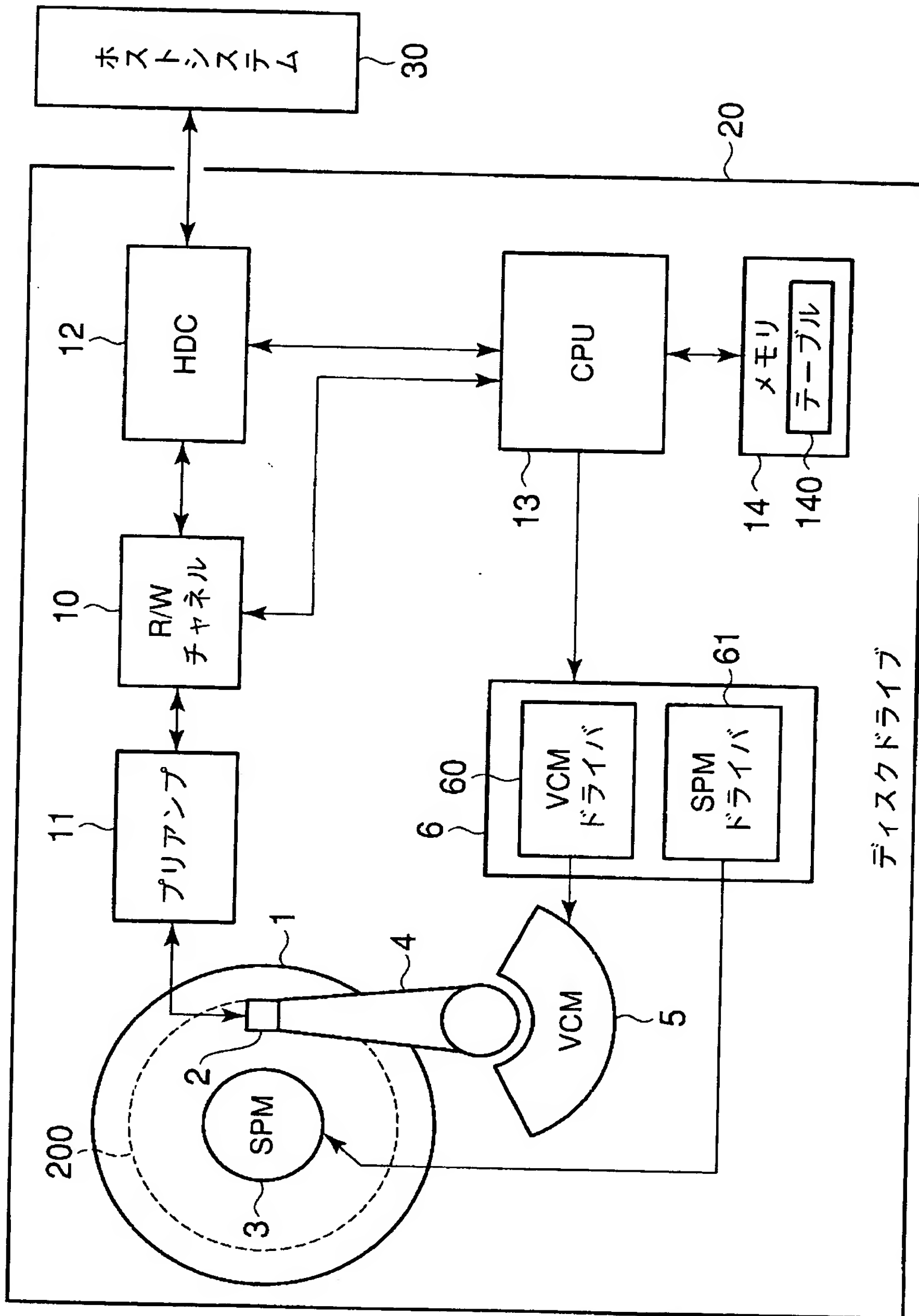
【書類名】

図面

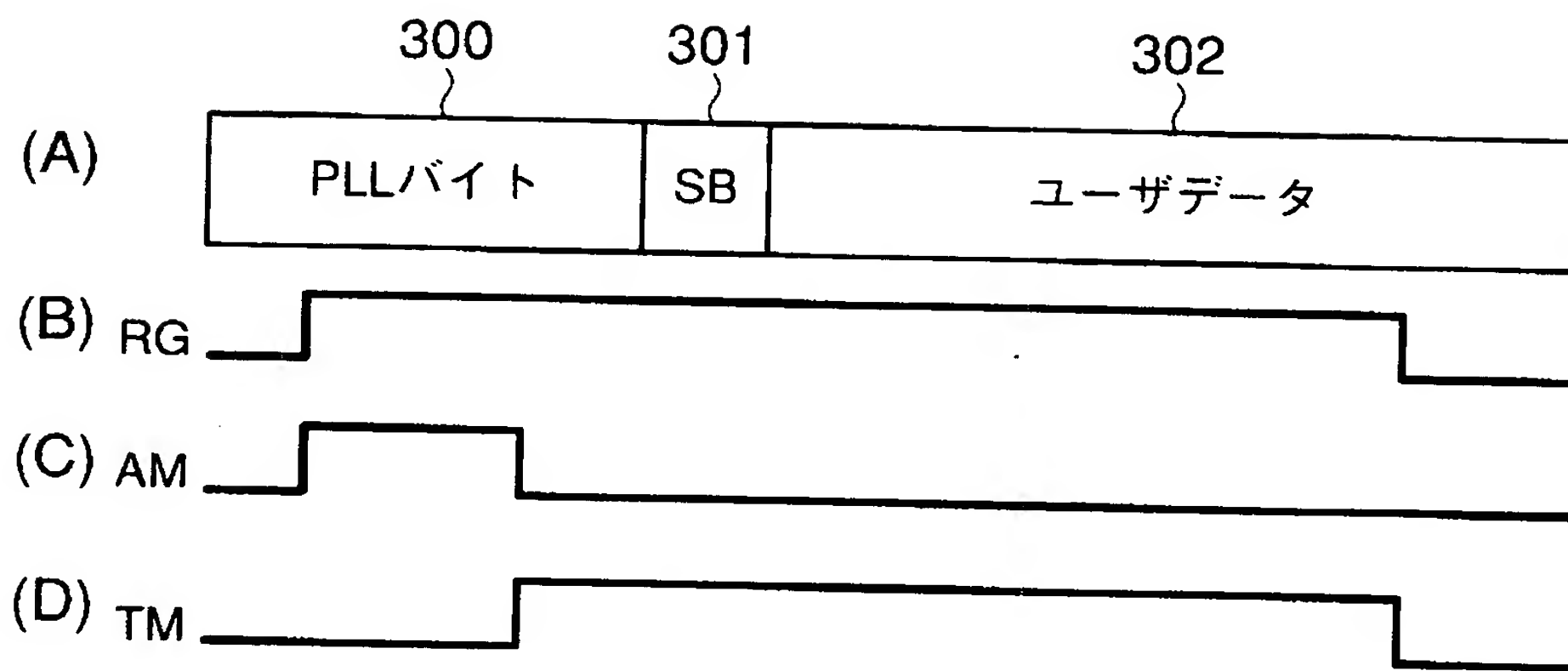
【図 1】



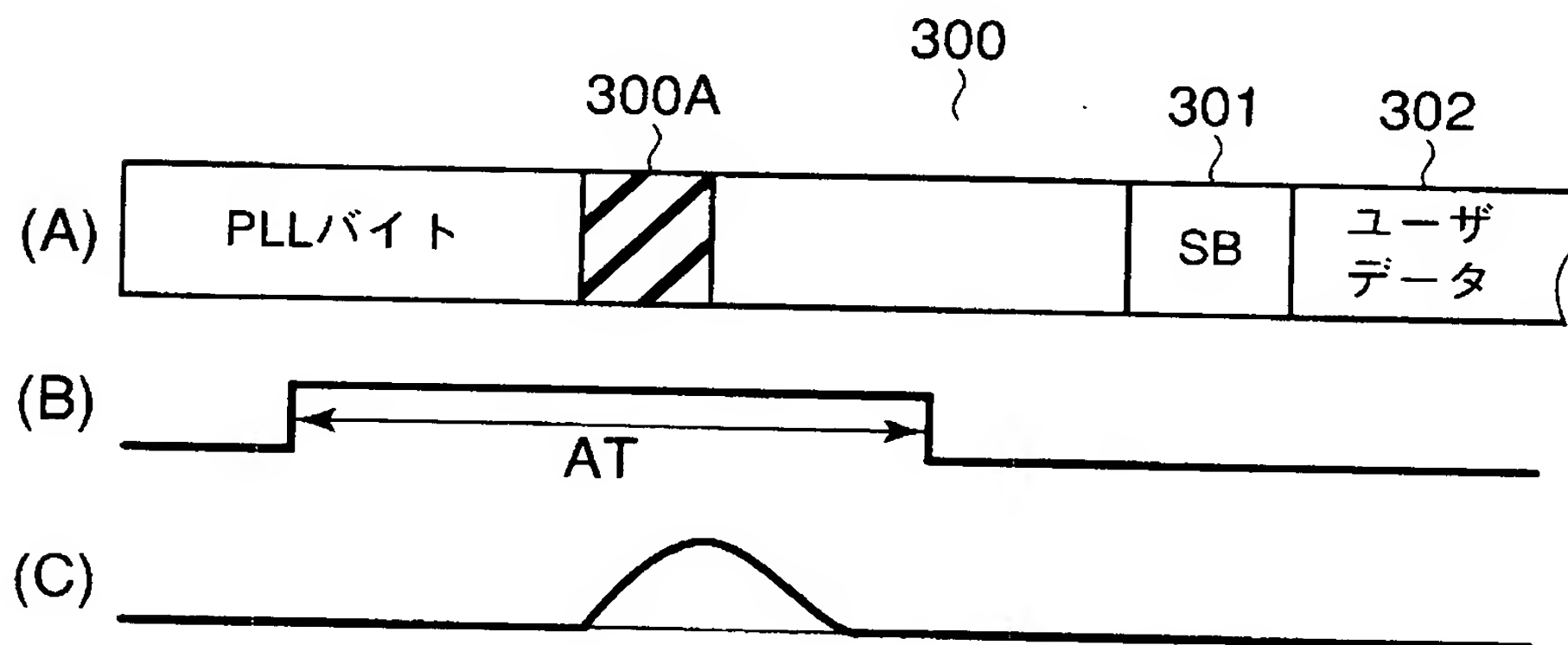
【図2】



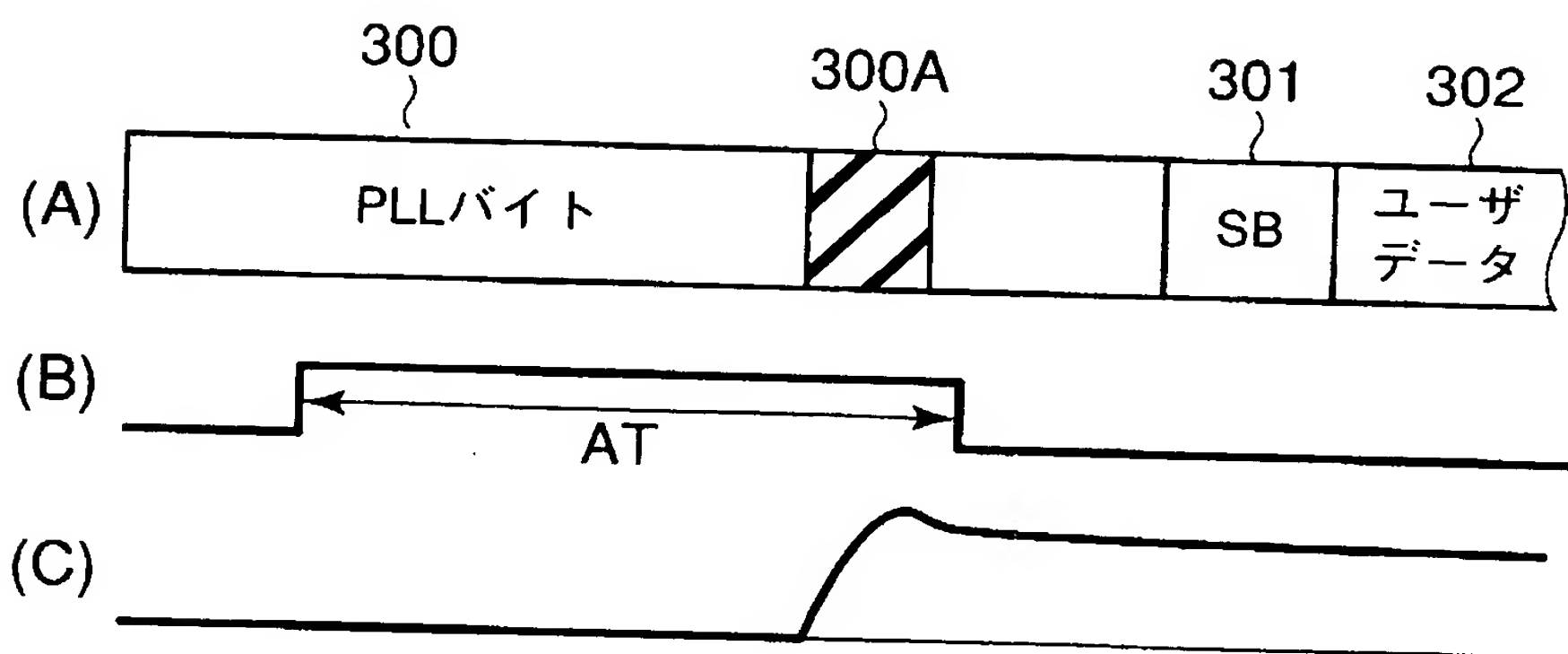
【図 3】



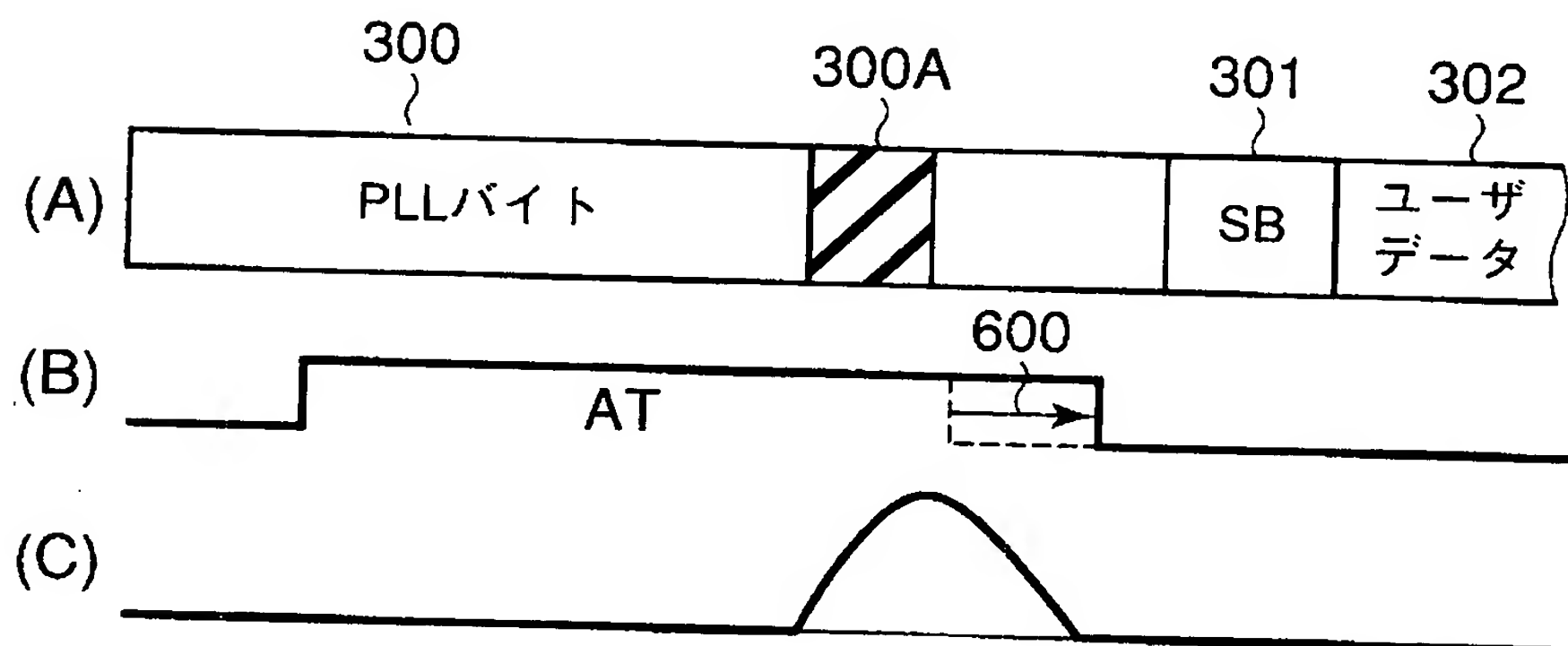
【図 4】



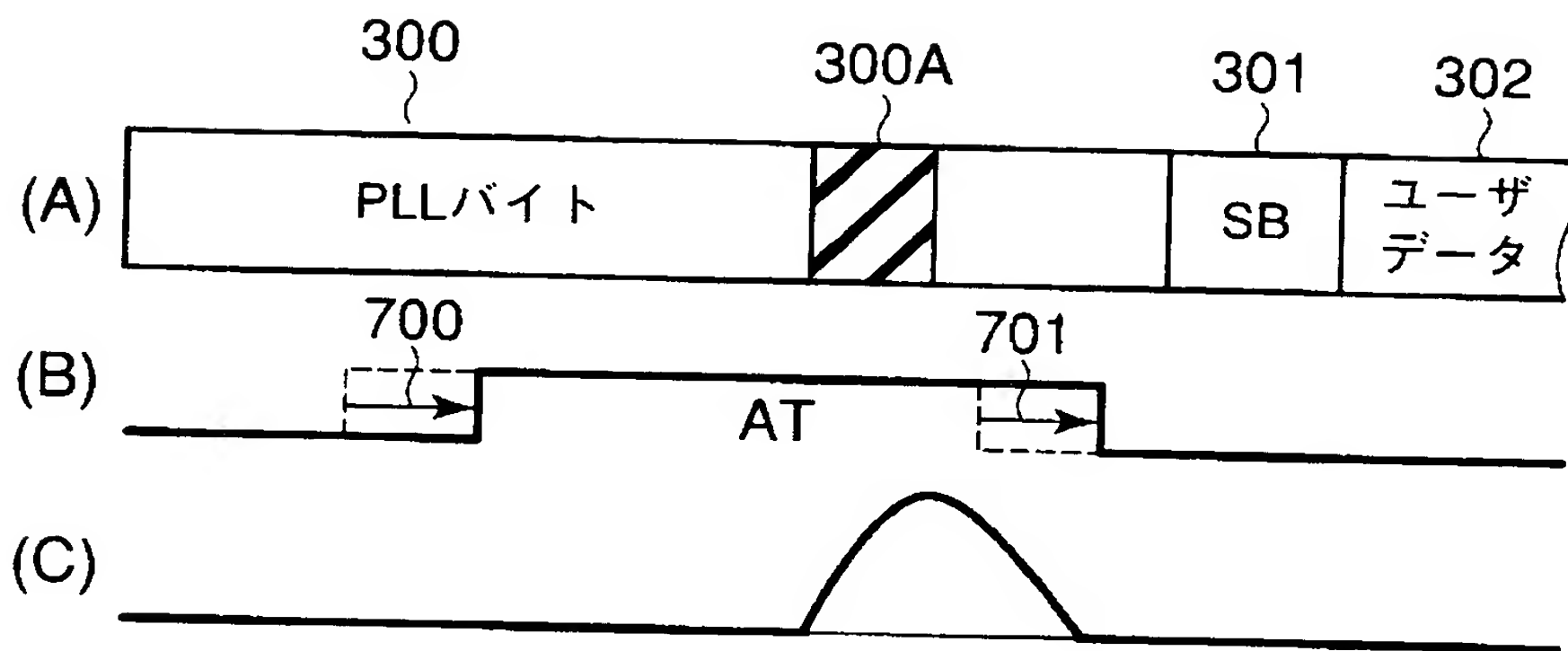
【図 5】



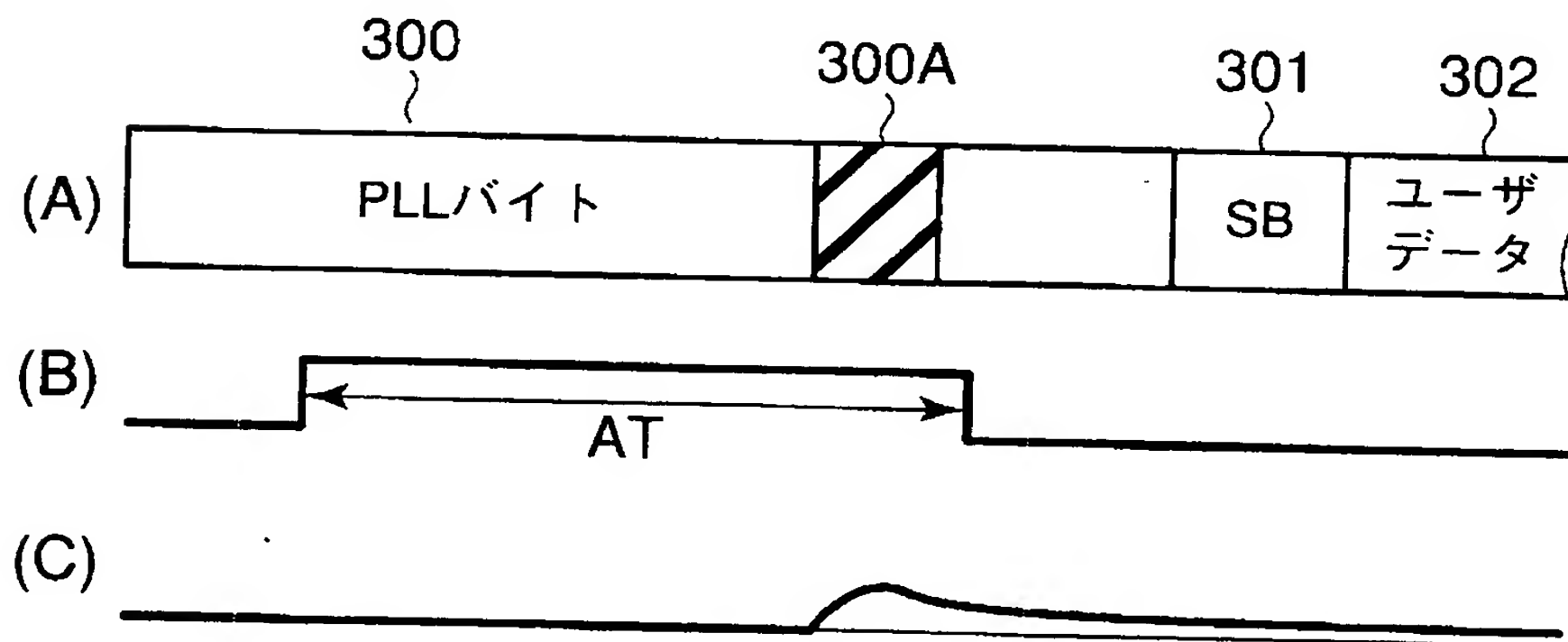
【図 6】



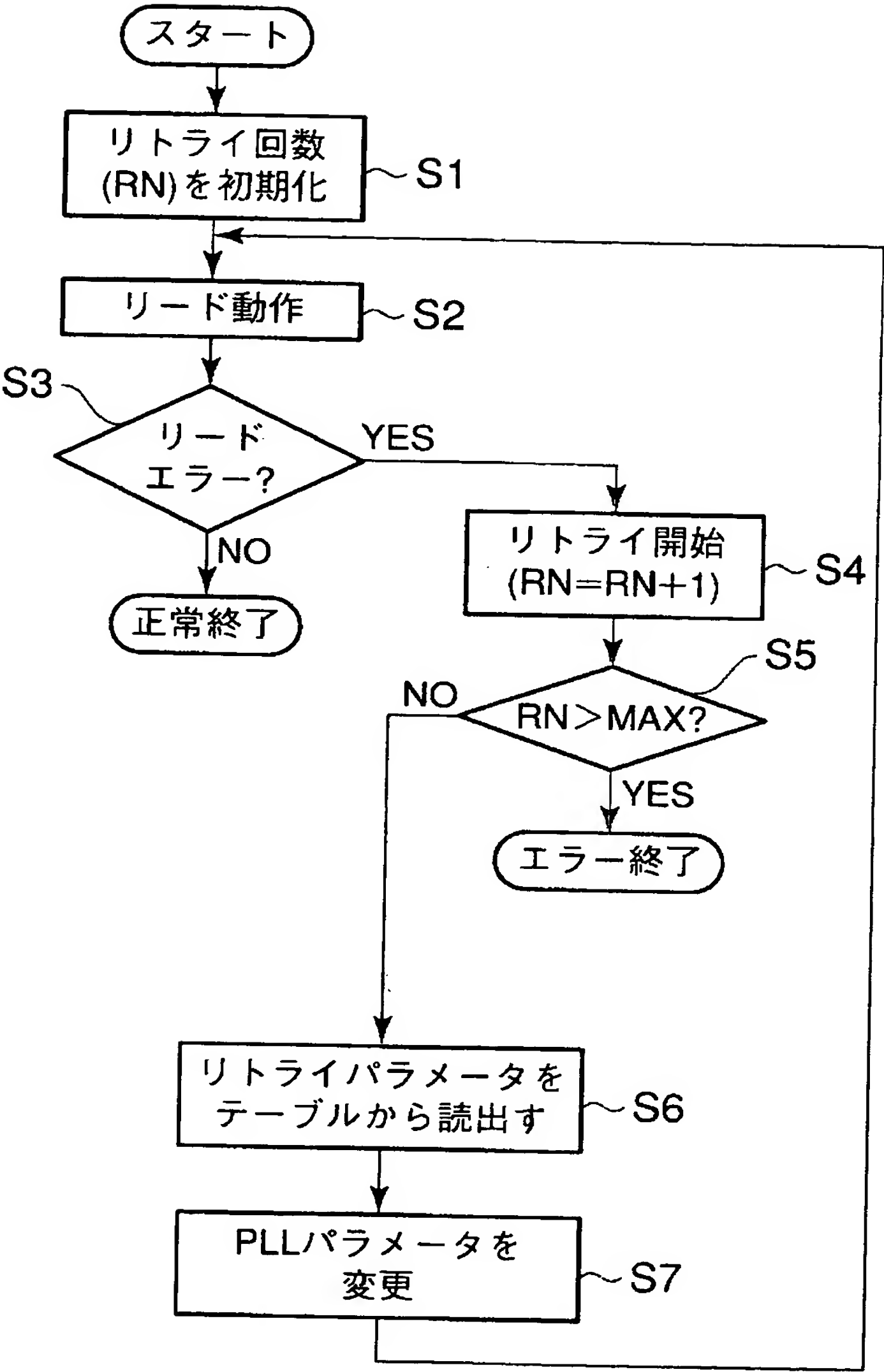
【図 7】



【図 8】



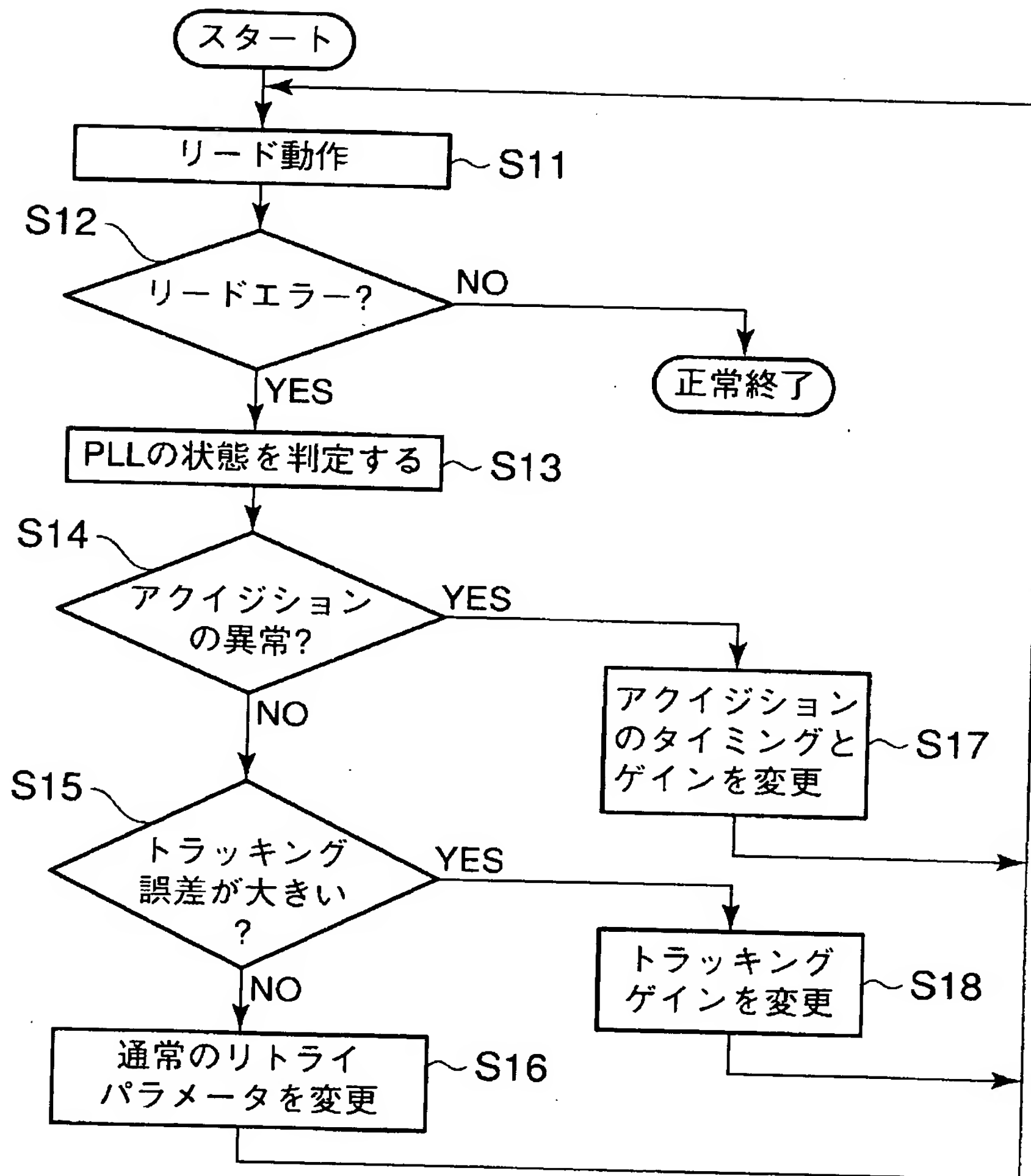
【図 9】



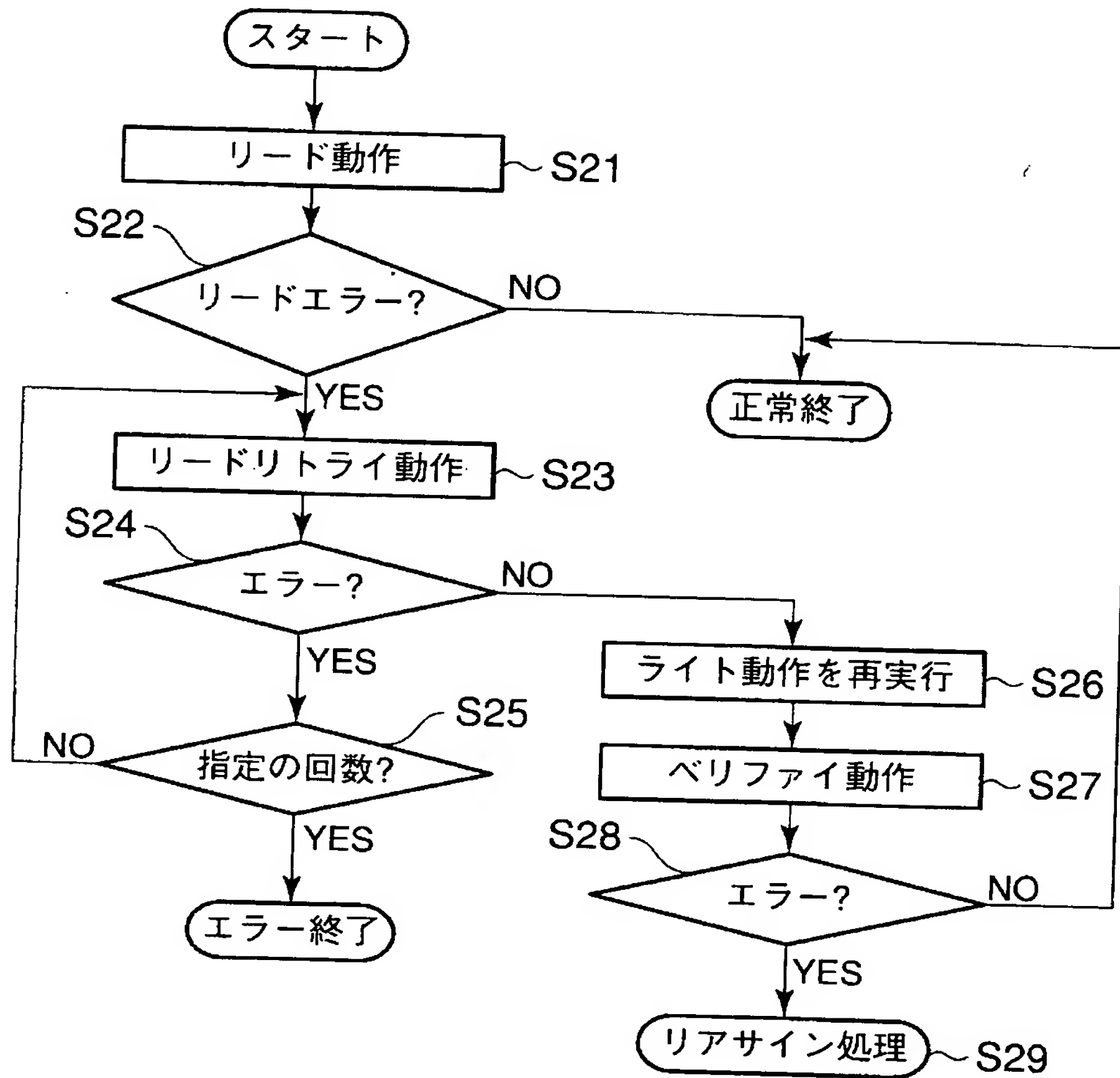
【図 1 0】

リトライ 回数	アクイジョン		トラッキング ゲイン
	タイミング	ゲイン	
1-128	T1	Ga1	Gt1
129-132	T1	Ga2	Gt1
133-136	T1	Ga3	Gt1
137-140	T2	Ga1	Gt1
141-144	T2	Ga2	Gt1
145-148	T2	Ga3	Gt1
149-152	T3	Ga1	Gt1
153-156	T3	Ga2	Gt1
157-160	T3	Ga3	Gt1
161-192	129-160までと同一		
193-224	T1	Ga1	Gt2
225-256	T1	Ga1	Gt3

【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 ヘッドとディスクとの接触で発生した記録データの周波数変動部を要因とするリードエラーを有効に回復できる機能を備えたディスクドライブを提供することにある。

【解決手段】 リードエラーの発生時に、リードチャネルに含まれるPLL回路105のPLLパラメータを変更して、リトライ動作を実行するCPU13を備えたディスクドライブが開示されている。CPU13は、通常のリトライに必要なリトライパラメータ以外に、PLL制御回路106を介してPLLパラメータを変更して、ディスク上の周波数変動の記録部を要因とするリードエラー回復を行なう。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号

[000003078]

1. 変更年月日 2001年 7月 2日

[変更理由] 住所変更

住 所 東京都港区芝浦一丁目1番1号
氏 名 株式会社東芝